
AP4010F2W

Product Brief

第 3 版 : 2005 年 12 月



株式会社アプローズテクノロジーズ

1.1 AP4010F2W(AP4010)の特長

本 LSI は TV や液晶モニタなどの表示機能やスピーカ、マイクなどの音声の入出力機能を備えたマルチメディア機器向けに最適なプロセッサであり、2D/3D グラフィック描画や音声/音楽の再生、タッチパネル入力などのヒューマンインタフェース機能を必要とするデジタル民生機器、教育機器、産業用モニタなどに最適です。

本 LSI は高性能な 32 ビット RISC CPU コアである ARM926EJ-S™ を搭載しており、マルチメディア機器に必要な画像、音声などの処理を高速に処理することができます。また、4 ウェイセットアソシアティブ方式の高性能なキャッシュメモリを 16K バイト搭載しているため、外部メモリに配置されたプログラムを高速に実行することが可能です。それ以外にも 1 クロックでリード/ライト可能な高速 RAM(TCM)を 24K バイト内蔵しており、性能が必要なプログラムやデータを本 RAM 上に常駐させることで、プログラムを高速に実行することが可能です。

メモリコントローラ(MEMC)は外部のメモリとのインタフェースを制御し、フラッシュメモリやシンクロナス DRAM に対して直結することが可能です。また、NAND 型フラッシュメモリの制御信号を出力することも可能ですので、画像データの蓄積など大容量のメモリストレージ機能を実現することが可能です。

ビデオディスプレイコントローラ(VDC)は CRT コントローラ(CRTC)と LCD コントローラ(LCDC)から構成されています。CRT コントローラは、ビデオエンコーダとビデオ DAC を内蔵しており、NTSC や PAL に対応したコンポジットビデオ信号を出力することが可能です。また、LCD コントローラは、15 ビットの RGB ビデオデータを出力することができ、TFT 型の場合は、最大 SVGA(800×600 ドット)の液晶パネルに、また、STN 型の場合は、最大 QVGA(320×240 ドット)の液晶パネルに表示することが可能です。さらに、CRTC と LCDC はそれぞれ専用のフレームメモリを確保することができますので、CRT と LCD に異なる画面情報を同時に表示させることが可能です。また、SVGA サイズの液晶表示と NTSC/PAL のビデオ表示を 16 ビット幅の SDRAM 1 つのみで実現できますので、トータルのシステムコストの削減にも寄与します。

グラフィック描画プロセッサ(GDP)は高性能グラフィック機能を実現するために専用の固定小数点演算器を搭載しており、フレームメモリ上への描画(BITBLT)を CPU の負荷をほとんど使わずに高速実行することができます。また、回転、拡大・縮小などのアフィン変換や背景色との重ね合わせであるアルファブレンド、および、色変換も可能であり、多彩な描画を低い CPU 負荷で高速に実現できます。

入出力インタフェース機能としては、抵抗膜方式のタッチパネルの位置検出機能(LTC)や USB インタフェース(F/S、Func)、UART、PS/2 インタフェースなどがあります。また、オーディオ DAC を搭載しているため、12 ビットステレオ音声出力が可能なほか、マイクからの音声入力用 AD も備えています。

リアルタイムクロック(RTC)では、カレンダー機能を実現することができます。また、メイン電源と RTC 電源は切り離すことが可能ですので、ボタン電池などで RTC のみを動作させることが可能です。

本 LSI は Embedded ICE™ と ETM™ を搭載しており、ARM 用の標準 ICE を用いることが可能です。

このように、本 LSI はマルチメディア機器を構成するために必要な周辺機能を 1 チップ化しており、システムの高性能化および、システムのトータルコストの低減が可能となります。

1.2 機能ブロック図

図 1 に機能ブロック図を示します。

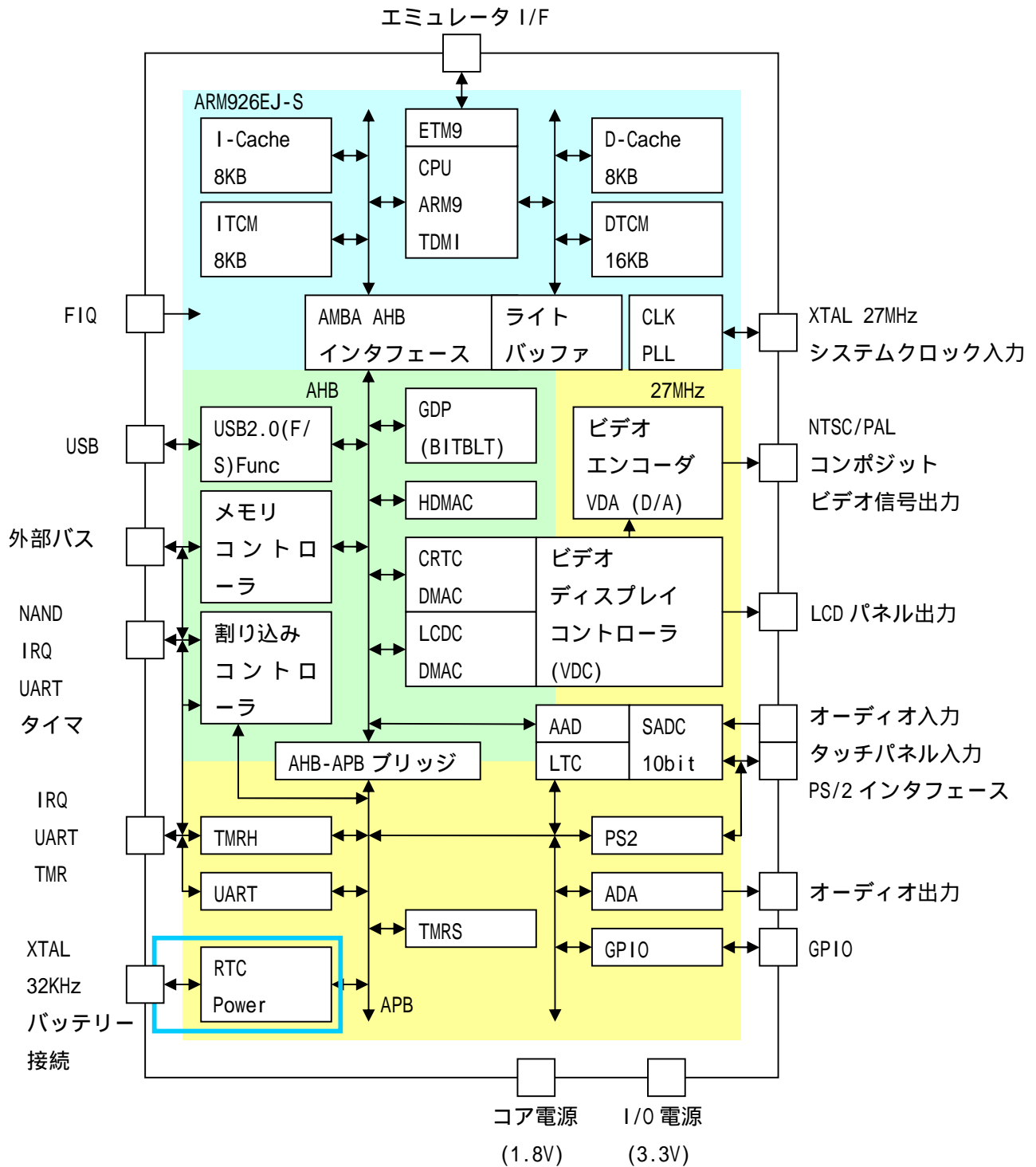
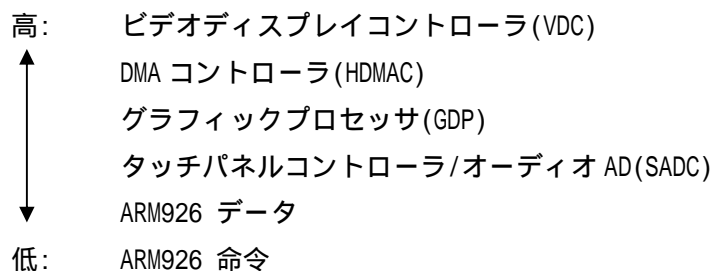


図 1 AP4010 の機能ブロック図

1.3 ARM926EJ-S CPU コア

AP4010 は携帯電話やポータブルメディアプレーヤなどで実績のある高性能かつ低消費電力な 32bit RISC ARM926EJ-S コアを搭載しています。ARM926EJ-S コアの特長は次の通りです。

- (1) 32 ビット ARM 命令セットと 16 ビット Thumb 命令セットをサポート
- (2) Java バイトコードを効率的に実行可能な機能を装備
- (3) メモリ管理ユニット(MMU)搭載
- (4) 8K バイトの命令キャッシュと 8K バイトのデータキャッシュを搭載
- (5) ゼロウェイトでアクセス可能な 8K バイトの命令用 RAM と 16K バイトのデータ用 RAM を搭載
- (6) マルチレイヤ「AHB-lite」に基づく AHB BUSMATRIX バスマトリクスアーキテクチャ
- (7) 4 ビット TRACEPKT による ETM9 medium configuration をサポート
- (8) AHB バスの優先順位はビデオディスプレイコントローラ(VDC)の表示のためバス帯域を確保するため、AHB 上のバスマスタの優先順位は以下のように固定



1.4 割り込みコントローラ

AP4010 はすべての割り込み要因分に対応する割り込みベクタテーブルを持っています。このため、割り込みが発生すると、その割り込みに対応した割り込みベクタアドレスが生成され、ベクタアドレス 0x18 に配置する IRQ 割り込みハンドラ経由でそれぞれの割り込みルーチンに高速に分岐することができます。以下に割り込みコントローラの特長を示します。

- (1) 16 チャンネルの IRQ 例外要因をサポート
- (2) IRQ 割り込み要因ごとに優先順位の設定が可能(16 レベル)
- (3) IRQ 割り込み要因ごとにイネーブル/マスクを制御可能
- (4) IRQ 割り込み要因ごとにベクタジャンプさせることが可能
- (5) IRQ ベクタアドレスの表示が可能
- (6) スタンバイモード、ストップモード、ディープストップモードからの復帰時におけるクロックの制御
- (7) ソフトウェア割り込みをサポート

1.5 外部メモリコントローラ

AP4010 は SDRAM や SRAM、NOR 型フラッシュメモリ、NAND 型フラッシュメモリなどを接続可能なメモリコントローラを内蔵しています。以下にその特長を示します。

- (1) 計 5 つの SRAM、フラッシュメモリへのチップセレクト空間および 1 つの SDRAM へのチップセレクト空間をサポート
- (2) 8bit または 16bit 幅の SRAM、フラッシュメモリとのインタフェースをサポート
- (3) 最大 512Mbit までの SDRAM をサポート
- (4) 16bit 幅の SDRAM とのインタフェースをサポート
- (5) 各空間の最大容量は 16M バイト、SDRAM 空間は 64M バイト
- (6) ウェイト数などのパラメータはそれぞれの空間ごとに設定可能
- (7) NAND 型フラッシュメモリアクセスのための専用端子を搭載
- (8) NAND 型フラッシュメモリへのアクセス中に他のデバイスへアクセスすることが可能
- (9) NOR 型フラッシュメモリのページモードをサポート
- (10) SDRAM の最大転送レート: $16\text{bit} \times 108\text{MHz} = 216\text{M バイト/sec}$
- (11) SDRAM のパワーダウンモードをサポート
- (12) リトルエンディアンモードをサポート
- (13) 低速なデバイスとの接続のため、リード、ライトストロープに対してアドレスのセットアップ・ホールド時間を生成することが可能

1.6 クロック/リセットジェネレータ(CRG)

CRG は ARM926EJ-S コアと AHB/APB モジュールに対してクロック供給およびリセットの生成や制御を行います。下記に特長を示します。

- (1) クロック生成
 - PLL クロックと外部入力クロック(PLL バイパスモード)を選択可能
 - PLL 回路の発振および停止を制御
 - PLL 回路の発振安定時間を自動的に制御
 - クロックギアの制御(ARM クロック、AHB バスクロック、APB バスクロックのギアダウン)
 - 内部周辺機能ごとへのクロックの供給および停止を制御
- (2) リセットの生成
 - 外部入力リセット端子から内部リセットを生成
 - ソフトウェアリセットの生成
 - nSRST 信号の入出力制御
 - XRSTn リセット要因を含む nTRST 信号(ARM コアの TAP コントローラのリセット)を生成

(3) 3つの低消費電力モードをサポート

- ARM コアクロックのみが停止するスタンバイモード
- CRG 以外のすべてのクロックが停止するストップモード
- CRG を含めたすべてのクロックが停止するディープストップモード

表 2 設定可能な周波数の組み合わせ(最大動作周波数)

| XCLK | PLL | CCLK | ARMACLK | HACLK | PACLK |
|-------|-----|--------|---------|--------|-------|
| 27MHz | x8 | 216MHz | 108MHz | 108MHz | 27MHz |
| | 固定 | | 108MHz | 54MHz | 27MHz |
| | | | 54MHz | 54MHz | 27MHz |

1.7 DMA コントローラ (HDMAC)

AP4010 は 2 チャンネルの DMA コントローラを内蔵しており、CPU の介在なしでデータの転送を行うことが可能です。なお、グラフィックデータの転送には本モジュールは用いません。

(1) 2 チャンネルの DMA コントローラを内蔵

(2) DMA 起動トリガとしては下記要因を選択可能

- ソフトウェアリクエスト
- 外部 DREQ(チャンネル 0 のみ)
- 周辺リクエスト(UART, TMRS, TMRH, USB)

(3) ビート転送をサポート

HDMAC は 1 チャンネルあたり 16 段の FIFO を持っており、ARM コアが定義する INCR、INCR4/8/16 転送をサポート

(4) 転送モード

- ブロック転送モード(1 回の起動要求に対して 1 ブロック分のデータを転送)
- パースト転送モード(1 回の起動要求に対してすべてのデータを転送)
- デマンド転送モード(1 回の起動要求に対して 1 回のみデータを転送)

(5) 4 ビット分のブロックサイズを設定可能

(6) 最大転送回数は 65,536 回

(7) 1 回あたりの転送サイズを 8 ビット、16 ビット、32 ビットから選択可

(8) ソースおよびディスティネーションアドレスの増加または固定をサポート

(9) 転送回数、ソースアドレス、ディスティネーションアドレスのリロード機能サポート

(10) エラー割り込みと完了割り込みを通知

(11) DMA 停止状態の表示

(12) 優先順位を固定モードおよびローテートモードから選択可能

1.8 UART

本 LSI は UART を 2 チャンネル内蔵しています。以下に UART の特長を示します。

- (1) プログラムブルなボーレートの設定が可能
- (2) 送信/受信にそれぞれ 16 段の FIFO を搭載しており、CPU の負荷を軽減することが可能
- (3) 最大ボーレート = 1,687,500 bps
- (4) パリティエラー、フレーミングエラー、オーバランエラーを発行することが可能
- (5) データ受信時に 4 フレーム分の期間、新たなデータ受信がないときに、割り込みを発行することが可能
- (6) ブレークの検出が可能

1.9 ソフトウェアタイマ(TMRS)

TMRS は内部割り込み要求を生成するためのタイマであり、リアルタイム OS のタイムベースとして最適です。

- (1) 2 つの 32 ビットまたは 16 ビットダウンロードカウンタを内蔵(ビット幅はレジスタで選択)
- (2) 2 つの割り込み要求信号を生成
- (3) タイマクロックのプリスケラを内蔵
- (4) 3 つの動作モードをサポート：フリーランモード、周期モード、ワンショットモード

1.10 ハードウェアタイマ(TMRH)

TMRH には 2 つのチャンネルがあり、タイマカウンタに同期して任意のデューティを持った PWM 波形出力や入力波形によるカウンタのキャプチャを行うことができます。2 つのチャンネルは同一機能を持っており、個別に動作可能です。

- (1) 16 ビットのアップカウンタを 2 チャンネル内蔵
- (2) 0 ~ 100%の任意のデューティを持った PWM 波形を出力可能
- (3) 外部入力信号によるカウンタ値のキャプチャ機能
- (4) コンペアマッチによる割り込みの生成
- (5) インプットキャプチャによる割り込みの生成
- (6) カウンタクロックを選択可能 (内部プリスケラ/外部入力)
- (7) 外部入出力端子：インプットキャプチャ入力、アウトプットコンペア出力、カウンタ用外部クロック入力

1.11 リアルタイムクロック(RTC)と電源制御

本モジュールは電源制御部とRTC部から構成されており、本LSIへの電源供給と時計機能をサポートします。

電源制御部は本LSIやボードに最適な電源投入/遮断シーケンスを供給できるように設計されており、大規模な外部回路が不要となります。外部の電源レギュレータを制御することにより外付けのプッシュボタン操作でLSIやボードが起動し、再度のプッシュボタン操作やアプリケーションソフトの指令により本LSIやボードの電源を遮断することができます。本ブロックは1.8Vのバッテリーで給電することが可能であり、メイン電源の状態によらず常に動作させることが可能です。

また、RTCは日時を保持するリアルタイムクロック機能を持っています。RTCをバッテリーにより給電することでメイン電源が遮断された状態でも時計機能を実現することができます。

- (1) バッテリー電源のみでの動作が可能
- (2) 外部からのプッシュボタン操作により、電源レギュレータをON/OFF可能な制御信号を出力可能
- (3) 秒、分、時間、日、曜日、月、年を表示可能
- (4) ソフトウェアによりクロック表示の再設定が可能

1.12 USB

AP4010はUSB規格に準拠したプロトコルエンジンおよびトランシーバを1チャンネル内蔵しています。

- (1) フルスピード対応
- (2) デバイスコントローラおよびトランシーバを内蔵
- (3) クロックは外部48MHz入力クロック
- (4) エンドポイントの構成

| ENDPOINT | CONFIGURATION | INTERFACE | ALTERNATE | TRANS TYPE | MaxPacketSize(Bytes) |
|----------|---------------|-----------|-----------|---------------|----------------------|
| 0 | — | — | — | CONTROL | 64 |
| 1 | 1 | 0 | 0 | BULK(OUT) | 64 |
| 2 | 1 | 0 | 0 | BULK(IN) | 64 |
| 3 | 1 | 0 | 0 | INTERRUPT(IN) | 8 |

1.13 PS/2 インタフェース(PS2)

2チャンネルの標準的なPS/2インタフェースを搭載しており、キーボードやマウスと接続することが可能です。

1.14 汎用 IO ポート (GPIO)

AP4010 は最大 44 チャンネルの GPIO を搭載しています。これらの端子は他の入出力 I/O とマルチプレクスされており、端子ごとに機能を選択することができます。

- (1) 端子ごとにマルチプレクスされた端子機能を選択可能
- (2) 端子ごとに入出力方向の制御が可能
- (3) 端子ごとにプルアップ MOS の ON/OFF が制御

1.15 グラフィック描画プロセッサ (GDP)

グラフィック描画プロセッサ (GDP) は、フレームメモリ上へのグラフィック描画機能 (BITBLT) をサポートします。これにより、CPU の負荷をほとんど使うことなく 2D のグラフィック描画が可能となります。また、内蔵の固定小数点演算ユニットによりアフィン変換 (移動、伸縮、回転)、色変換、アルファブレンド (透過処理) による BITBLT 転送が可能です。

- (1) ワークメモリ上に格納されたビットマップデータをフレームメモリ上に BITBLT することが可能
- (2) オブジェクトごとに座標などのパラメータの設定が可能
- (3) アフィン変換により、オブジェクトの回転や拡大/伸縮を行うことが可能
- (4) アルファブレンドを行うことが可能
- (5) 色変換を行うことが可能

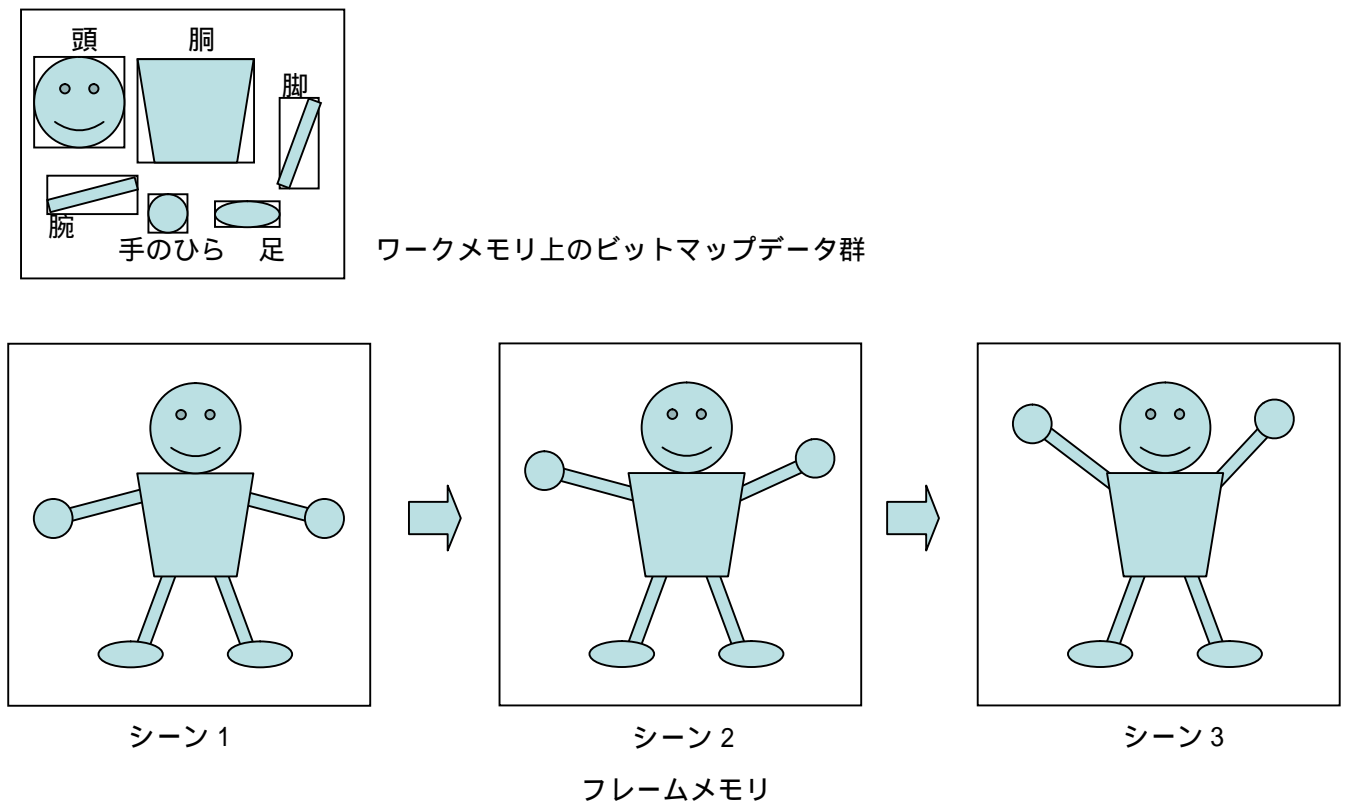


図3 BITBLTの動作例

ワークメモリ上にはキャラクタの各部を表現するための頭や手、足などの各パーツをビットマップデータで格納して下さい。これらのパーツを BITBLT によりフレームメモリ上に配置することにより、表示されるキャラクタが構築されます。また、アニメーション動作させたいパーツ(図3の場合は手)のフレームメモリ上の配置位置を変えることにより、アニメーション動作を示すことが可能です。

1.16 ビデオディスプレイコントローラ(VDC)

AP4010 はビデオディスプレイコントローラ(VDC)を内蔵しており、RGB 平行デジタル信号と NTSC/PAL に対応したコンポジットビデオ信号を出力することが可能です。

- (1) VDC ではフレームメモリ上のコンテンツを CRT や LCD に表示することが可能です。VDC はそれぞれ独立した CRT コントローラ(CRTC)と LCD コントローラ(LCDC)を搭載しています。
- (2) CRTC と LCDC はそれぞれ専用の DMA 機能を持っており、フレームメモリ上のコンテンツを独立して読み出すことができるため、コンポジット入力を備えた CRT などの表示デバイスと LCD へ同時に異なるフレームメモリのコンテンツを表示することが可能です。

- (3) スムーズなアニメーション描画のために 2 面のピンポンフレームバッファを持っており、コマ落ちのない描画が可能です。
- (4) ハードウェアスクロール機能をサポートします。
- (5) V-blank 割り込みと H-blank 割り込みを生成することが可能です。

1.16.1 CRTC の特長

- (1) フレームメモリのビデオデータを TV に表示することが可能です。
- (2) NTSC と PAL の両者に対応しています。
 - i NTSC : VGA=704x480 QVGA=352x320,
 - ii PAL: VGA=704x480 または 704x576、 QVGA=352x240 または 352x288
- (3) 内蔵ビデオエンコーダと 10bit ビデオ DAC によりコンポジットビデオ信号を出力することが可能です。
- (4) 1 ピクセルあたり 15 ビット (R/G/B=5/5/5 ビット) の解像度を持ちます。

1.16.2 LCDC の特長

- (1) フレームメモリ上のビデオデータを LCD に表示することが可能です。
- (2) 1×1 ピクセルから 800×600 ピクセルまでの TFT パネルおよび 1×1 ピクセルから 320×240 ピクセルまでの STN パネルをサポートします。また、表示領域は任意の大きさに設定することが可能です。
- (3) 同期信号やドットクロック、水平許可信号のようなコントロール信号とともに、TFT パネルへの RGB ビデオデータ (1 カラーあたり 5 ビット) や STN パネルへの RGB ビデオデータ (8 ビット) を出力することが可能です。
- (4) TFT のカラー: 1 ピクセルあたり 15 ビット (R/G/B=5/5/5 ビット) の解像度を持ちます。
- (5) STN のカラー: R/G/B=2/2/2 から 5/5/5 ビット (3D-ディザリングおよびフレームレートコントロール) の解像度を持ちます。
- (6) STN 型カラー液晶の特性の改善とカラー解像度を 32768 (15 ビット) まで上げるために、Temporal Modulated Energy Distribution (TMED) によるディザリングを備えています。

1.17 システム A/D コンバータ (SADC)

システム A/D コンバータ (SADC) は音声などのオーディオデータの入力 (AAD) と LCD のタッチパネルインタフェース (LTC) をサポートします。

- (1) 4wire および 8wire 方式のアナログ抵抗膜をサポート
- (2) タッチ状態を直接読み出すことが可能
- (3) X/Y 座標を直接読み出すことが可能
- (4) タッチ割り込みおよびリリース割り込みを生成可能
- (5) 分解能: X=1024, Y=1024

- (6) N 回のオーバーサンプリング(例えば、16 回のオーバーサンプリングは 12 ビット分解能と等価)
- (7) ジッタレスでのオーディオサンプリング周波数を保証
- (8) リングバッファによる DMA 機能を内蔵
- (9) 割り込み周期を選択可能

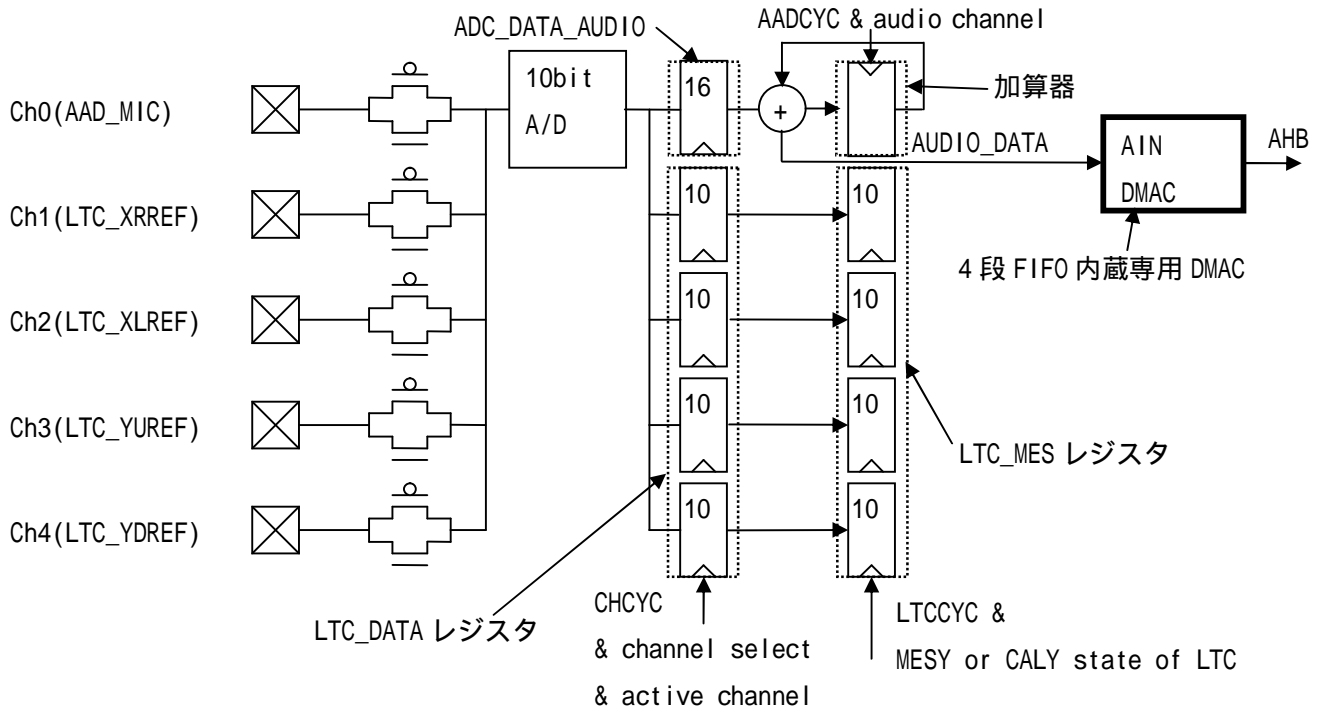


図 4 SADC の機能ブロック図

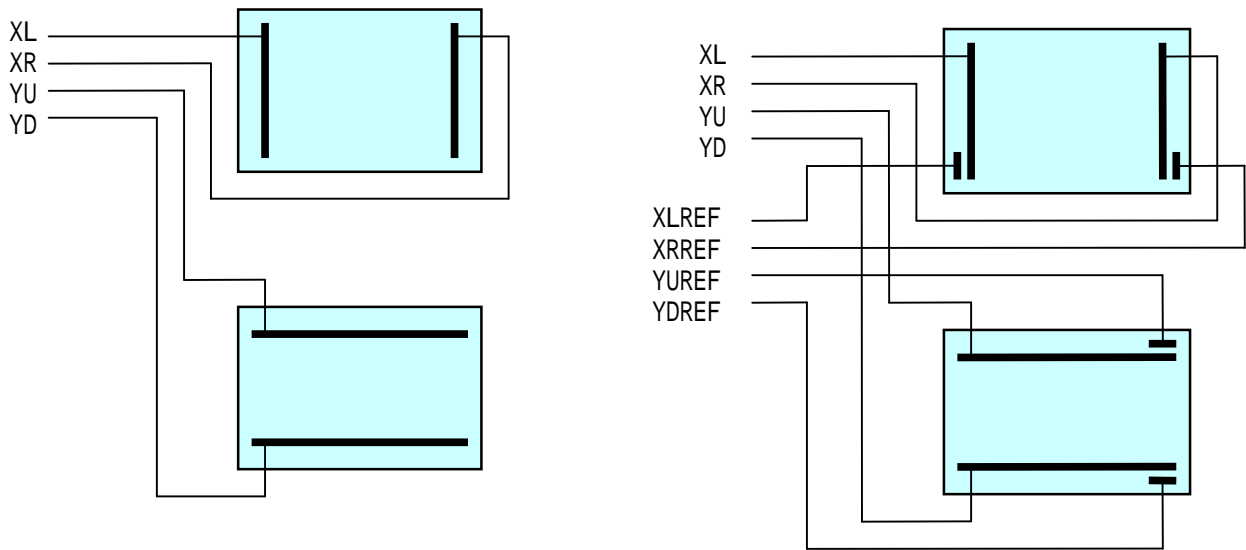


図5 タッチパネルの接続図

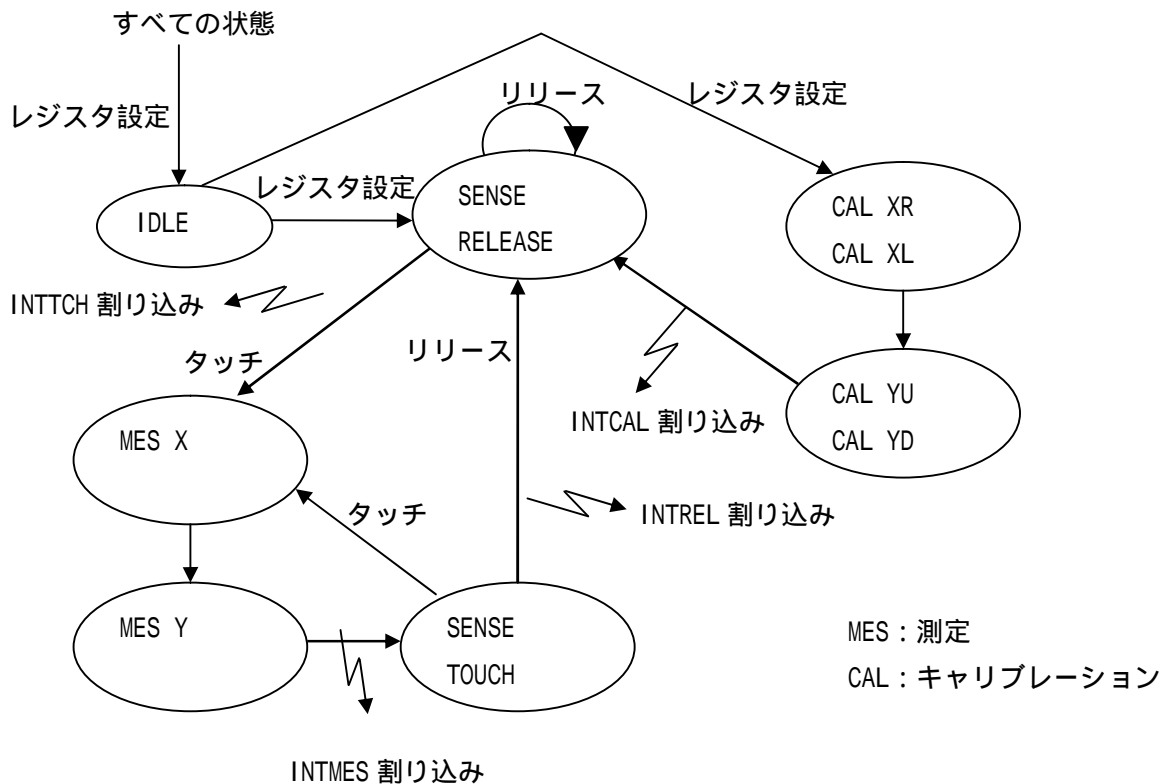


図6 タッチパネル制御の状態遷移図

1.18 オーディオ D/A コンバータ(ADA)

オーディオ D/A コンバータ(ADA)はモノラルまたはステレオサウンドを出力することができます。

- (1) 12 ビット分解能の D/A コンバータ内蔵
- (2) モノラルまたはステレオ出力が可能
- (3) サンプリングレートを任意に設定可能
- (4) 16 段の FIFO 内蔵
- (5) 割り込みの発生を FIFO が空になったとき (EMPTY)か、半分のときか (HALF)、書き込み可能のとき (OPEN(=NOT FULL))から選択可能

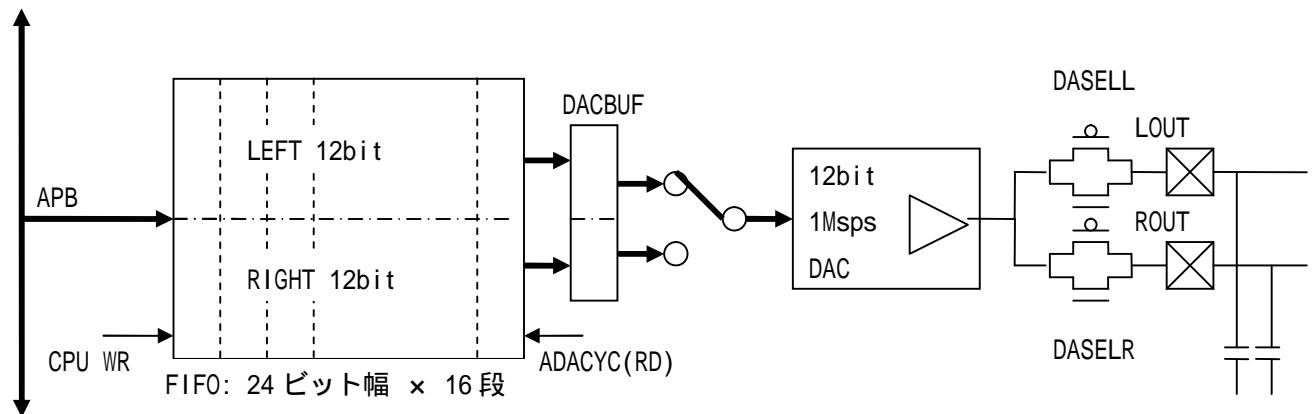


図 7 ADA の機能ブロック図

1.19 電源電圧

- (1) I/O 電圧 : 3.0 ~ 3.6V
- (2) 内部コア電圧 : 1.65 ~ 1.95V
- (3) 動作温度範囲 : -40 ~ 85

1.20 パッケージ情報

- (1) 0.5mm ピッチ LQFP パッケージ
- (2) パッケージサイズ : 24mm × 24mm
- (3) 端子数 : 176pin



Applause Technologies, Co., Ltd.

Web : <http://www.applause-tech.com>

[Sales Representative]